GRADO EN INGENIERÍA ELECTRÓNICA INDUSTRIAL

SISTEMAS DIGITALES II (segundo curso)

Examen de Diciembre (15/12/2021)

APELLIDOS:_____

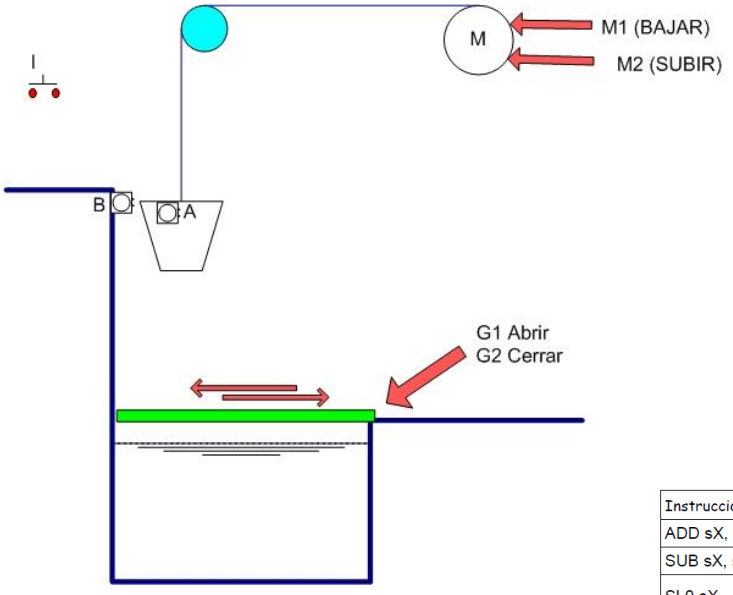
NOMBRE: _____ DNI Nº_____

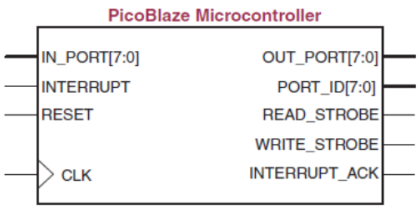
Se desea controlar un sistema utilizando un microcontrolador embebido picoBlaze para sacar agua de un pequeño embalse que dispone de una compuerta que lo mantiene cerrado. El sistema se encuentra inicialmente como se muestra en la figura. Su funcionamiento debe ser el siguiente:

Una vez que se ha pulsado y soltado el pulsador **I**, debe abrirse la compuerta mediante un impulso positivo en **G1** al menos durante dos ciclos de reloj (se supone que el tiempo de apertura y cierre es muy pequeño), luego el cubo debe bajar hasta llenarse de agua. Una vez lleno (cuando el sensor A lo indica), el cubo debe subir hasta la posición inicial y luego se debe cerrar la compuerta mediante un pulso en G2 que dure al menos dos ciclos de reloj. En el caso de que se vuelva a pulsar y soltar **I** en el recorrido de bajada del cubo, se debe interrumpir la operación y volver a subir el cubo a la posición inicial, cerrando la compuerta.

Diseñar un sistema hardware que incluya un procesador embebido picoBlaze para el control del sistema descrito. Se pide:

- Diagrama ASM del sistema. (3 puntos)
- Diagrama ASM en VHDL. (2 puntos)
- Diagrama detallado de hardware con el picoBlaze. (1,5 puntos)
- Programa en ensamblador para el picoBlaze. (3,5 puntos)





Instruction	Description	Function	ZERO	CARRY
TEST sX, kk	Test bits in register sX against literal kk. Update CARRY and ZERO flags. Registers are unaffected.	If (sX AND kk) = 0, ZERO ← 1 CARRY ← odd parity of (sX AND kk)	?	?
TEST sX, sY	Test bits in register sX against register sX. Update CARRY and ZERO flags. Registers are unaffected.	If (sX AND sY) = 0, ZERO ← 1 CARRY ← odd parity of (sX AND kk)	?	?

Instrucción				Comentario
ADD sX, sY	ADD sX, kk	ADDC sX, sY	ADDC sX, kk	Operaciones sin y con acarreo (finalizadas en C)
SUB sX, sY	SUB sX, kk	SUBC sX, sY	SUBC sX, kk	
SL0 sX	SL1 sX	SLX sX	SLA sX	Desplazamientos introduciendo un 0, 1, el último elemento y el bit de acarreo
SR0 sX	SR1 sX	SRX sX	SRA sX	
RL sX	RR sX			Rotación
AND sX, sY	AND sX, kk			Instrucciones lógicas
OR sX, sY	OR sX, kk			
XOR sX, sY	XOR sX, kk			
COMP sX, sY	COMP sX, kk			Instrucciones de verificación
TEST sX, sY	TEST sX, kk			
LOAD sX, sY	LOAD sX, kk			Movimiento de registros
IN sX, (sY)	IN sX, kk			Operaciones con puertos
OUT sX, (sY)	OUT sX, kk			
FETCH sX, (sY)	FETCH sX, kk			Operaciones con memoria
STORE sX, (sY)	STORE sX, kk			
JUMP etiq	JUMP (N)Z, etiq	JUMP (N)C, etiq		Instrucciones de saltos
CALL etiq	CALL (N)Z, etiq	CALL (N)C, etiq		
RET	RETI			
EINT				Habilitación Y deshabilitación de interrupciones
DINT				